

平成 25 年度 春期
エンベデッドシステムスペシャリスト試験
午前Ⅱ 問題

試験時間	10:50 ～ 11:30 (40 分)
------	----------------------

注意事項

1. 試験開始及び終了は、監督員の時計が基準です。監督員の指示に従ってください。
試験時間中は、退室できません。
2. 試験開始の合図があるまで、問題冊子を開いて中を見てはいけません。
3. 答案用紙への受験番号などの記入は、試験開始の合図があってから始めてください。
4. 問題は、次の表に従って解答してください。

問題番号	問 1 ～ 問25
選択方法	全問必須

5. 答案用紙の記入に当たっては、次の指示に従ってください。
 - (1) 答案用紙は光学式読取り装置で読み取った上で採点しますので、B 又は HB の黒鉛筆で答案用紙のマークの記入方法のとおりマークしてください。マークの濃度がうすいなど、マークの記入方法のとおり正しくマークされていない場合は、読み取れません。特にシャープペンシルを使用する際には、マークの濃度に十分ご注意ください。訂正の場合は、あとが残らないように消しゴムできれいに消し、消しくずを残さないでください。
 - (2) 受験番号欄に受験番号を、生年月日欄に受験票の生年月日を記入及びマークしてください。答案用紙のマークの記入方法のとおり記入及びマークされていない場合は、採点されないことがあります。生年月日欄については、受験票の生年月日を訂正した場合でも、訂正前の生年月日を記入及びマークしてください。
 - (3) 解答は、次の例題にならって、解答欄に一つだけマークしてください。答案用紙のマークの記入方法のとおりマークされていない場合は、採点されません。

〔例題〕 春の情報処理技術者試験が実施される月はどれか。

ア 2 イ 3 ウ 4 エ 5

正しい答えは“ウ 4”ですから、次のようにマークしてください。

例題	☐ ア ☐ イ ☒ ウ ☐ エ
----	--

注意事項は問題冊子の裏表紙に続きます。
 こちら側から裏返して、必ず読んでください。

問題文中で共通に使用される表記ルール

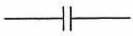
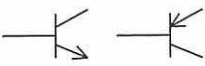
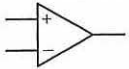
各問題文中に注記がない限り，次の表記ルールが適用されているものとする。

I. 論理回路

図記号	説明
	論理積素子 (AND)
	否定論理積素子 (NAND)
	論理和素子 (OR)
	否定論理和素子 (NOR)
	排他的論理和素子 (XOR)
	論理一致素子
	バッファ
	論理否定器 (NOT)
	スリーステートバッファ

注記 入力部又は出力部に示されている○印は，論理状態の反転又は否定を表す。

II. 回路記号

図記号	説明
	抵抗 (R)
	コンデンサ (C)
	ダイオード (D)
	トランジスタ (Tr)
	接地
	演算増幅器

問1 ストアドプログラム方式のコンピュータの性能向上を妨げる要因のうち，“フォンノイマン ボトルネック”と呼ばれているものはどれか。

- ア 記憶装置の容量
- イ 入出力装置のデータ転送能力
- ウ プロセッサと記憶装置との間のデータ転送能力
- エ プロセッサの命令処理能力

問2 全てのプロセッサから共有メモリへのメモリアクセス時間が同等なマルチプロセッサアーキテクチャはどれか。

- ア COMA イ NORA ウ NUMA エ UMA

問3 主記憶へのアクセスを伴う演算命令を実行するとき、命令解読とオペランド読出しの間に行われる動作はどれか。

- ア 実効アドレス計算 イ 入出力装置起動
- ウ 分岐アドレス計算 エ 割込み発生

問4 マルチコアプロセッサで用いられるスヌープキャッシュの説明として、適切なものはどれか。

- ア 各コアがそれぞれ独立のメモリ空間とキャッシュをもつことによって、コヒーレンシを保つ。
- イ 各コアが一つのキャッシュを共有することによって、コヒーレンシを保つ。
- ウ 共有バスを介して、各コアのキャッシュが他コアのキャッシュの更新状態を管理し、コヒーレンシを保つ。
- エ 全てのキャッシュブロックを一元管理するディレクトリを用いて、キャッシュのコヒーレンシを保つ。

問5 多重にハードウェア割込みが発生する組込みシステムにおける ISR (Interrupt Service Routine) の処理の説明のうち、適切なものはどれか。

- ア ISR 処理時間が長い順に高い割込み優先度を与えると、システム全体のリアルタイム応答性が向上する。
- イ ISR 処理中に、他の割込み要求を抑止する場合は、セマフォを用いる。
- ウ 最大割込み処理時間は、全ての ISR 処理時間の合計であり、最も優先度の高い割込みが発生してから、その ISR 処理の完了までの時間に相当する。
- エ 低い優先度の割込みによる ISR 処理中に割込み禁止を行うと、その間に発生した高い優先度の割込みに対する ISR 応答時間は長くなる。

問6 ページング方式の仮想記憶において、ページフォールト発生時の動作状況が次の場合に、主記憶の平均アクセス時間が最も改善される対策はどれか。

〔ページフォールト発生時の動作状況〕

- (1) 主記憶アクセス1回の時間は200ナノ秒である。
- (2) 主記憶アクセス200万回に1回の割合でページフォールトが発生する。
- (3) ページフォールト1回当たり600ミリ秒のオーバーヘッドを伴う。

ア 主記憶アクセス1回の時間を $1/5$ に改善する。

イ 主記憶アクセス1回の時間を $1/8$ に改善する。ただし、ページフォールトの発生率は1.1倍となる。

ウ ページフォールト1回当たりのオーバーヘッドを $1/3$ に改善する。

エ ページフォールトの発生率を $1/2$ に改善する。

問7 仮想記憶システムにおいて、ページ置換えアルゴリズムとして FIFO を採用して、仮想ページ参照列 1, 4, 2, 4, 1, 3 を 3 ページ枠の実記憶に割り当てて処理を行った。表の割当てステップ “3” までは、仮想ページ参照列中の最初の 1, 4, 2 をそれぞれ実記憶に割り当てた直後の実記憶ページの状態を示している。残りを全て参照した直後の実記憶ページの状態を示す太枠部分に該当するものはどれか。

割当て ステップ	参照する 仮想ページ番号	実記憶ページの状態		
1	1	1	—	—
2	4	1	4	—
3	2	1	4	2
4	4			
5	1			
6	3			

ア

1	3	4
---	---	---

イ

1	4	3
---	---	---

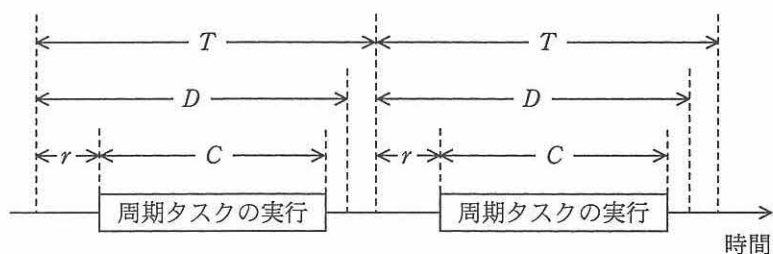
ウ

3	4	2
---	---	---

エ

4	1	3
---	---	---

問8 リアルタイム OS で用いられる、タスクがデッドラインを必ず守るデッドラインスケジューリングでは、周期タスクを図のように次の四つのパラメタ r , C , D , T ($0 < r + C \leq D \leq T$) の組で表現することができる。



二つのタスク X, Y を $r = 0$, $D = T$ という条件下で生成した場合、スケジュールが可能となる C , D の組合せはどれか。ここで、タスクは X, Y の順に起動され、優先度は X の方が高い。また、スケジューリングはプリエンプティブ方式であり、OS のオーバーヘッドは考慮しない。

	タスク X		タスク Y	
	C	D	C	D
ア	1	2	2	3
イ	1	2	2	4
ウ	2	3	2	3
エ	2	4	3	4

問9 JavaEE (Java Platform, Enterprise Edition) の構成要素の一つはどれか。

ア EAI

イ JavaScript

ウ Servlet

エ UDDI

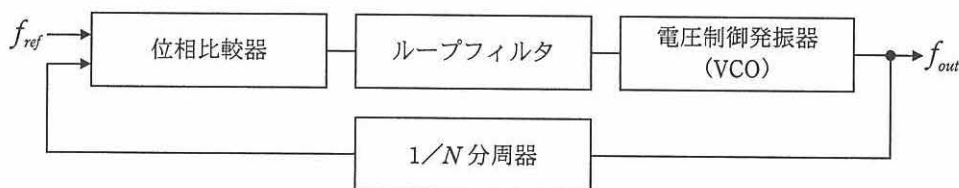
問10 ディスク領域の管理法のうち、索引方式に関する説明として、適切なものはどれか。

- ア 1 ブロックを 1 ビットに対応させ、そのブロックが空きか使用中かを 0 か 1 で示す方式である。
- イ ファイル名と先頭クラスタ番号をディレクトリで対応させ、各クラスタには次のクラスタの番号を格納する方式である。
- ウ ファイルを構成するブロックの位置情報を記録した表をもつ方式である。
- エ ファイルを構成するブロックを先頭から順にポインタでつなぐ方式である。

問11 開発ツールの機能の説明のうち、適切なものはどれか。

- ア インспекタは、プログラム実行時にデータの内容を表示する。
- イ シミュレータは、プログラム内又はプログラム間の実行経路を表示する。
- ウ トレーサは、プログラム単位の機能説明やデータ定義の探索を容易にする。
- エ ブラウザは、文字の挿入、削除、置換などの機能によってプログラムのソースコードを編集する。

問12 図に示す PLL がロック状態の場合、出力周波数 f_{out} を基準周波数 f_{ref} で表したものはどれか。ここで、分周器の分周比は N とする。



- ア $\frac{f_{ref}}{N}$
- イ $\frac{N}{f_{ref}}$
- ウ $\frac{1}{Nf_{ref}}$
- エ Nf_{ref}

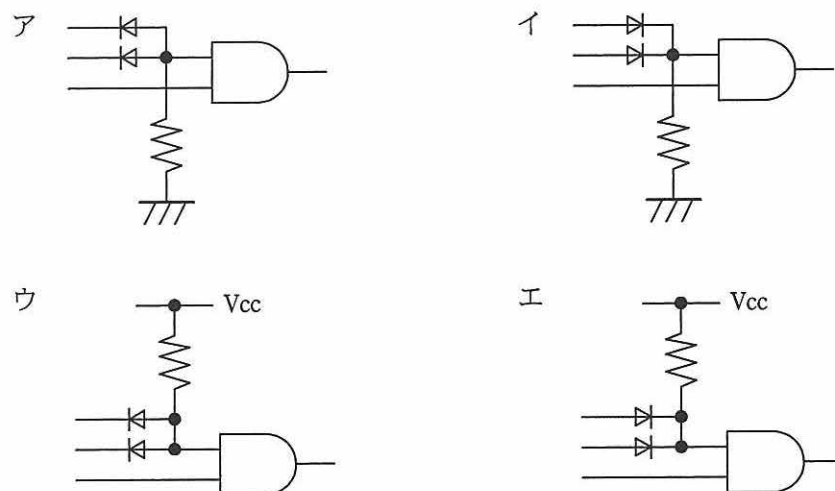
問13 TSV (Through-Silicon Via) を用いた半導体チップの3次元実装技術の説明として、適切なものはどれか。

- ア 積層した半導体チップ同士を貫通電極で接続する。
- イ 積層した半導体チップ同士をボンディングワイヤで接続する。
- ウ 絶縁膜上に形成した単結晶シリコンを基板とする。
- エ チップと同程度のサイズでパッケージに封入する。

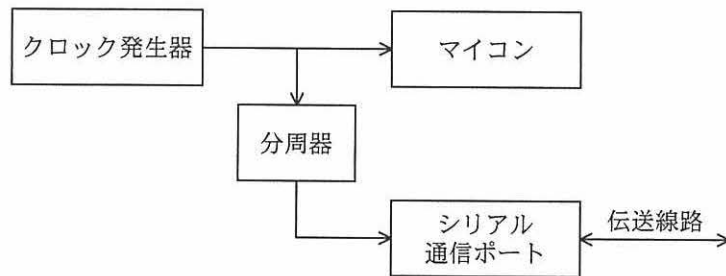
問14 位置決めセンサに用いるインクリメンタルエンコーダの特徴はどれか。

- ア 回転方向を知るために出力信号が2相になっている。
- イ 機械的位置の絶対値をアナログ値で出力する。
- ウ 機械的位置の変化量をアナログ値で出力する。
- エ 内部に機械的位置の絶対値を保持する機能を備えている。

問15 TTL レベルの2入力AND回路を3入力AND回路にするために入力部に回路を追加した。3入力AND回路として適切なものはどれか。



問16 マイコンに供給するクロックとシリアル通信ポートに使用するクロックを共用するマイコンシステムがある。クロックを 2^n 分の1に分周するだけで57.6 kビット/秒の通信速度を得るためには、マイコンに供給するクロックを何MHzにするのが最も適切か。ここで、シリアル通信ポートのクロックの精度は5%以内に収まればよいものとする。



ア 52

イ 60

ウ 66

エ 72

問17 論理回路の出力にハザードが発生する原因として、適切なものはどれか。

- ア インピーダンスの不整合による反射
- イ 接点のオン、オフで発生する機械振動
- ウ 素子及び配線の遅延時間のばらつき
- エ 並行する信号間で起こる静電誘導

問18 IPアドレスが172.20.100.52/26のときのサブネットマスクはどれか。

ア 255.255.255.0

イ 255.255.255.64

ウ 255.255.255.128

エ 255.255.255.192

問19 暗号方式のうち，共通鍵暗号方式はどれか。

ア AES

イ ElGamal 暗号

ウ RSA

エ 楕円曲線暗号

問20 論理データモデル作成におけるトップダウンアプローチ，ボトムアップアプローチに関する記述のうち，適切なものはどれか。

ア トップダウンアプローチでは，新規システムの利用者要求だけに基づいて論理データモデルを作成するので，現状業務の分析は行えない。

イ トップダウンアプローチでもボトムアップアプローチでも，最終的な論理データモデルは正規化され，かつ，業務上の属性は全て備えていなければならない。

ウ トップダウンアプローチでもボトムアップアプローチでも，利用者が使用する現状の画面や帳票を素材として分析を行うのは同じである。

エ ボトムアップアプローチは現状業務の分析に限定して用いるものであり，新規システムの設計ではトップダウンアプローチを使用しなければならない。

問21 プログラムの誤りの一つに，繰返し処理の終了条件として $A \geq a$ とすべきところを $A > a$ とコーディングすることがある。このような誤りを見つけ出すために有効なテストケース設計技法はどれか。ここで， A は変数， a は定数とする。

ア 限界値分析

イ 条件網羅

ウ 同値分割

エ 分岐網羅

問22 JIS X 0180 では、組込みシステムのソフトウェアコード品質を信頼性、保守性、移植性及び効率性の四つの品質特性に分類して作法を定めている。作法に基づいて作成した組込みシステム開発プロジェクトのコーディング規約のうち、信頼性を意識したものとして適切なものはどれか。ここで、信頼性とは“ソフトウェアとしての誤った動作をしない、誤動作をしてもソフトウェア全体及びシステム全体の機能動作に影響を及ぼさない、誤動作が発生しても正常動作に速やかに復帰できる性質”を指す。

- ア 1 か所だけから呼び出されるサブルーチンは、インライン展開されるサブルーチンとして記述すること
- イ ハードウェアレジスタから読み出した値を除数として除算を行う前に、値が 0 でないことを必ず確認すること
- ウ ハードウェアレジスタのビット位置を、言語処理系に依存した記法を用いて定義しないこと
- エ ハードウェアレジスタへの設定値のうち、ハードウェアの仕様変更によって値の変更が予想される数値は、コード上に直接数値を記述せずに必ずマクロ表記を用いること

問23 図のような階層構造で設計及び実装した組込みシステムがある。このシステムの開発プロジェクトにおいて、ハードウェア及びデバイスドライバ層の単体テスト工程が遅延し、アプリケーション層とミドルウェア層の単体テストが先に終了した。このとき、ソフトウェア結合のテスト方法として適切なものはどれか。

アプリケーション層
ミドルウェア層
デバイスドライバ層
ハードウェア

- ア サンドイッチテスト
- イ トップダウンテスト
- ウ ビッグバンテスト
- エ ボトムアップテスト

問24 共通フレーム 2007 における妥当性確認プロセスの活動はどれか。

- ア コードが、設計及び要求事項に対して追跡可能であり、要求事項に適合していることを確認する。
- イ 代表利用者がソフトウェア製品を使用し、意図した業務が達成できることを確認する。
- ウ ハードウェア品目、ソフトウェア品目、手作業が完全かつ正確にシステムとして結合されていることを確認する。
- エ プロジェクトに対して選択されたプロセスが適切で、契約に整合していることを確認する。

問25 アジャイルソフトウェア開発などで導入されている“ペアプログラミング”の説明はどれか。

- ア 開発工程の初期段階に要求仕様を確認するために、プログラマと利用者がペアとなり、試作した画面や帳票を見て、相談しながらプログラムの開発を行う。
- イ 効率よく開発するために、2 人のプログラマがペアとなり、メインプログラムとサブプログラムを分担して開発を行う。
- ウ 短期間で開発するために、2 人のプログラマがペアとなり、作業と休憩を交代しながら長時間にわたって連続でプログラムの開発を行う。
- エ 品質の向上や知識の共有を図るために、2 人のプログラマがペアとなり、その場で相談したりレビューしたりしながら、一つのプログラムの開発を行う。

〔 メ モ 用 紙 〕

6. 問題に関する質問にはお答えできません。文意どおり解釈してください。
7. 問題冊子の余白などは、適宜利用して構いません。
8. 試験時間中、机上に置けるものは、次のものに限りです。
なお、会場での貸出しは行っていません。
受験票、黒鉛筆及びシャープペンシル（B 又は HB）、鉛筆削り、消しゴム、定規、時計（アラームなど時計以外の機能は使用不可）、ハンカチ、ポケットティッシュ、目薬
これら以外は机上に置けません。使用もできません。
9. 試験終了後、この問題冊子は持ち帰ることができます。
10. 答案用紙は、いかなる場合でも提出してください。回収時に提出しない場合は、採点されません。
11. 試験時間中にトイレへ行きたくなったり、気分が悪くなったりした場合は、手を挙げて監督員に合図してください。
12. 午後Ⅰの試験開始は 12:30 です。12:10 までに着席してください。

試験問題に記載されている会社名又は製品名は、それぞれ各社の商標又は登録商標です。

なお、試験問題では、™ 及び ® を明記していません。